

淡江大學 99 學年度第 1 學期課程教學計畫表

課程名稱	類比積體電路設計	授課 教師	施鴻源 Shih, Horng-yuan
	ANALOY INTEGRATED CIRCUITS DESIGN		
開課系級	電機一電路組 A	開課 資料	選修 單學期 3學分
	TETBM1A		
學系(門)教育目標			
<p>一、教育學生具備電機工程專業知識以解決電機之相關問題。</p> <p>二、教育學生具備創新思考、能獨立完成所交付任務及具備團隊精神之高級工程師。</p> <p>三、教育學生具備前瞻的國際觀及全球化競爭技能以因應現今多元化職場生涯之挑戰。</p>			
學生基本能力			
<p>A. 具有運用專業知識以解決電機工程問題之能力。</p> <p>B. 具有策劃及執行專題研究之能力。</p> <p>C. 具有撰寫專業論文之能力。</p> <p>D. 具有創新思考及獨立解決問題之能力。</p> <p>E. 具有與不同領域人員協調整合之能力。</p> <p>F. 具有前瞻的國際觀。</p> <p>G. 具有領導、管理及規劃之能力。</p> <p>H. 具有終身自我學習成長之能力。</p> <p>I. 具有智慧財產權及職場倫理之正確認知。</p>			
課程簡介	<p>本課程內容涵蓋從事CMOS類比電路設計所需之基礎知識, 包括CMOS元件特性, 各種組態之單級放大器設計, 差動放大器設計, 電流鏡電路, Bandgap電陸設計, 電路之頻率響應與補償與電路雜訊特性分析, 並使用上述知識完成一運算放大器之設計. 此外, 本課程並包括應用十分廣範之鎖相迴路電路設計. 最後,由於電路佈局的好壞對類比電路效能有顯著的影響, 課程最後介紹一些常用的電路佈局技巧</p>		
	<p>This course will teach the students to be familiar with the design of CMOS analog integrated circuits. It will further teach the students to understand the design of phase-locked loops.</p>		

本課程教學目標與目標層級、學生基本能力相關性

一、目標層級(選填):

- (一)「認知」(Cognitive 簡稱C)領域: C1 記憶、C2 瞭解、C3 應用、C4 分析、C5 評鑑、C6 創造
- (二)「技能」(Psychomotor 簡稱P)領域: P1 模仿、P2 機械反應、P3 獨立操作、P4 聯結操作、P5 自動化、P6 創作
- (三)「情意」(Affective 簡稱A)領域: A1 接受、A2 反應、A3 重視、A4 組織、A5 內化、A6 實踐

二、教學目標與「目標層級」、「學生基本能力」之相關性:

- (一)請先將課程教學目標分別對應前述之「認知」、「技能」與「情意」的各目標層級，惟單項教學目標僅能對應C、P、A其中一項。
- (二)若對應「目標層級」有1~6之多項時，僅填列最高層級即可(例如: 認知「目標層級」對應為C3、C5、C6項時，只需填列C6即可，技能與情意目標層級亦同)。
- (三)再依據所訂各項教學目標分別對應該系「學生基本能力」。單項教學目標若對應「學生基本能力」有多項時，則可填列多項「學生基本能力」(例如: 「學生基本能力」可對應A、AD、BEF時，則均填列)。

序號	教學目標(中文)	教學目標(英文)	相關性	
			目標層級	學生基本能力
1	學生能夠瞭解CMOS元件之特性	The students can understand the techniques of CMOS devices.	C2	A
2	學生能夠瞭解各種組態CMOS放大器之電氣特性	The students can understand the characteristics of different configurations of single stage amplifier	C2	A
3	學生能夠瞭解電路之頻率響應與補償, 電路之雜訊特性	The students can understand the frequency response, frequency compensation methods and noise characteristics of circuits	C2	A
4	學生能夠瞭解並設計運算放大器電路	The students can understand the design of OP Amps.	C3	AD
5	學生能夠瞭解振盪器與鎖相迴路電路設計	The students can understand the design of oscillators and PLLs.	C3	AD
6	學生能夠瞭解CMOS類比積體電路佈局之技巧	The students can understand the layout technique of CMOS analog integrated circuits	C3	AD

教學目標之教學策略與評量方法

序號	教學目標	教學策略	評量方法
1	學生能夠瞭解CMOS元件之特性	課堂講授	期中考
2	學生能夠瞭解各種組態CMOS放大器之電氣特性	課堂講授	期中考
3	學生能夠瞭解電路之頻率響應與補償, 電路之雜訊特性	課堂講授	期中考
4	學生能夠瞭解並設計運算放大器電路	課堂講授	期中考

5	學生能夠瞭解振盪器與鎖相迴路電路設計	課堂講授	期末考
6	學生能夠瞭解CMOS類比積體電路佈局之技巧	課堂講授	期末考

授 課 進 度 表

週次	日期	內 容 (Subject/Topics)	備註
1	09/13	基本電晶體元件物理與電晶體小訊號模型	
2	09/20	單級放大器設計	
3	09/27	差動放大器設計	
4	10/04	電流鏡電路設計	
5	10/11	放大器之頻率響應分析	
6	10/18	電路之雜訊分析	
7	10/25	回授電路分析	
8	11/01	運算放大器設計	
9	11/08	電路頻率補償設計與穩定度分析	
10	11/15	期中考試週	
11	11/22	Bandgap Reference設計	
12	11/29	電路非線性與誤差分析	
13	12/06	振盪器電路設計	
14	12/13	鎖相迴路與頻率合成電路設計 (1)	
15	12/20	鎖相迴路與頻率合成電路設計 (2)	
16	12/27	CMOS製程	
17	01/03	類比電路佈局	
18	01/10	期末考試週	

修課應
注意事項

--	--	--	--

教學設備	電腦、投影機
教材課本	Behzad Razavi, ' Design of Analog CMOS Integrated Circuits', Mc Graw Hill
參考書籍	Willy M.C. Sansen, 'Analog Design Essentials', Springer
批改作業 篇數	7 篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫)
學期成績 計算方式	◆平時考成績： % ◆期中考成績：30.0 % ◆期末考成績：40.0 % ◆作業成績： 30.0 % ◆其他〈 〉： %
備 考	「教學計畫表管理系統」網址： http://info.ais.tku.edu.tw/csp 或由教務處 首頁〈網址： http://www.acad.tku.edu.tw/index.asp/ 〉教務資訊「教學計畫 表管理系統」進入。 ※非法影印是違法的行為。請使用正版教科書，勿非法影印他人著作，以免觸法。