

淡江大學 98 學年度第 2 學期課程教學計畫表

課程名稱	(中) F P G A開發平台概論				授課 教師	嚴雨田
	(英) FPGA DEVELOPMENT PLATFORM INTRODUCTION					
開課系級	(中) 電機系電機一 A	開 課 資 料	<input checked="" type="checkbox"/> 0 (單學期)	3 學分	先修 科目	(中)無
	(英) TETCB1A		<input checked="" type="checkbox"/> 必修 <input type="checkbox"/> 選修			<input type="checkbox"/> 1 (上學期) <input type="checkbox"/> 2 (下學期) <input type="checkbox"/> 3 (第3 學期)
學系教育目標			學生基本能力			
1. 教育學生具備數學、科學及工程知識以解決電機之相關問題。 2. 教育學生能獨立完成所指定任務及具備團隊精神之工程師。 3. 教育學生具備全球化競爭技能以因應現今多元化職場生涯之挑戰。			A 具有運用數學工具配合科學方法以解決電機工程問題之能力。 B 具有設計與執行實驗及分析與解釋數據之能力。 C 具有執行電機實務所需知識、技巧及使用工具之能力。 D 具有系統設計觀念及報告撰寫之能力。 E 具有時間管理、溝通技巧及團隊合作之能力。 F 具有發掘、分析及處理工程問題之能力。 G 具有認識國際時事議題及持續學習之認知。 H 具有工程師對社會責任之正確認知。 I 具有智慧財產權及職場倫理之正確認知。			
課程簡介 (限 50~100 字)	(中) 這門課程是講授 FPGA 晶片的數位電路設計與電路合成工具操作。首先對 FPGA 晶片做簡介，再說明如何使用 Quartus II 軟體來設計與合成電路。接下來會講解 Verilog 硬體描述語言的程式語法。利用講述、實際操作，以及思考帶領的方式，加強學生的邏輯分析與創造力。					
	(英) This course will introduce the digital circuit design for FPGA chip and the operating method of synthesis tool. At first, it introduces the FPGA chip and explain that how to operate the Quartus II software. And next, we will introduce the syntax of Verilog HDL. We will use explaining, discussing, actual operation, and thinking model on the leadership to strengthen students' logic analysis and creative ability.					
本課程教學目標與學生基本能力相關性 一、目標層次 (選填): 1 記憶、2 瞭解、3 應用、4 分析、5 評鑑、6 創造。 二、單項教學目標分別對應「目標層次」有多項時，僅填列最高層次項即可 (例如:「目標層次」可對應 2、3 項時，僅取 3; 對應 3、5、6 項時僅取 6)。惟各項課程教學目標對應該系「學生基本能力」時，則可填列多項「學生基本能力」(例如: A、AD、BEF)。						
中文		英文		相關性		
				目標層次	學生基本能力	

1 學生能夠熟用 DE2 開發板所有功能	1 Students may use various functions of DE2.	1,3	AB
2 學生了解 Quartus II 軟體操作方式	2 Students can operate the Quartus II synthesis tool.	2,3	AD
3 學生能夠利用模擬工具發現設計上的錯誤	3 Students can use the simulation and testing tool to discover the errors of design by themselves.	4	ABCF
4 學生能夠自行想像功能並實現	4 Students can voluntarily imagine the functions and realize them.	6	ABC DEF FGH

課程目標之教學策略與評量方法

課程目標	教學策略 (課堂講授、分組討論、參觀實習、其他)	評量方法 (出席率、報告、討論、小考、期中考、期末考、其他)
1 學生能夠熟用 DE2 開發板所有功能	課堂講授、上機實驗	課堂抽問、報告
2 學生了解 Quartus II 軟體操作方式	課堂講授、上機實驗	課堂抽問、報告
3 學生能夠利用模擬工具發現設計上的錯誤	課堂講授、上機實驗	課堂抽問、報告
4 學生能夠自行想像功能並實現	分組討論、課堂練習	作業報告

授課進度表

週次	內容 (Subject/Topics)	備註
1	FPGA 介紹與 DE0 板子功能介紹。	
2	數字系統簡介與基本邏輯閘介紹。	
3	Quartus II 軟體介紹與操作。	
4	LED 燈電路介紹與基本 Verilog 數字語法介紹。	
5	電路模擬波形設計。	
6	指撥開關電路元件介紹與基本 Verilog 組合邏輯(assign)語法介紹	
7	七段顯示器元件介紹與基本 Verilog 多工器(case) 語法介紹	
8	ALU 電路介紹與設計	
9	解碼器原理介紹與基本 Verilog 解多工器原理介紹	
10	期中考試週	
11	按鈕開關元件介紹、邊緣觸發語法介紹(計數器設計)	
12	序向電路介紹與 clock 介紹與除頻器設計	
13	序向電路介紹與 PWM 介紹	
14	序向電路介紹與狀態機介紹	
15	SOPC 建立與 Nios II ID 介面	
16	SOPC 的 PIO 元件介紹(PWM 模組控制 LED)	
17	SOPC 的 UART 元件介紹(訊息傳輸控制)	

18	期末考試週	
教學設備	<input checked="" type="checkbox"/> 電腦 <input type="checkbox"/> 投影機 <input type="checkbox"/> 其他 (_____)	
教材課本	1. 自製教材 2. Verilog 硬體描述語言數位電路設計實務 鄭信源編著，儒林圖書	
參考書籍	系統晶片設計-使用 Nios II，廖裕評、陸瑞強編著，全華出版社	
批改作業 篇數	篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫)	
學期成績 計算方式	<input checked="" type="checkbox"/> 平時成績：20 % <input checked="" type="checkbox"/> 期中考成績：20 % <input checked="" type="checkbox"/> 期末考成績：20% <input checked="" type="checkbox"/> 作業成績：40 % <input type="checkbox"/> 其他 (_____)： %	
備 考	教學計畫表上傳步驟：教務處首頁點選「教務資訊」→「教學計畫表上傳」；網址： http://ap09.emis.tku.edu.tw/ 。 ※非法影印是違法的行為。請使用正版教科書，勿非法影印他人著作，以免觸法。	

表單編號：ATRX-Q03-001-FM201-02