

淡江大學 98 學年度第 1 學期課程教學計畫表

科目名稱	電子實驗 ELECTRONIC EXPERIMENT				授課 教師	丘建青
開課班級	電機系(◎、進)4年C班	開課 資料	<input checked="" type="checkbox"/> 必修 <input type="checkbox"/> 選修	<input type="checkbox"/> 上學期 <input type="checkbox"/> 下學期 <input checked="" type="checkbox"/> 單學期	1 學分	先修 科目
學系教育目標		學生基本能力			本課程與學生基本能力之 關聯性(可多項選填)	
1.教育學生具備數學、科學及工程知識以解決電機之相關問題。 2.教育學生能獨立完成所指定任務及具備團隊精神之工程師。 3.教育學生具備全球化競爭技能以因應現今多元化職場生涯之挑戰。		A 具有運用數學工具配合科學方法以解決電機工程問題之能力。 B 具有設計與執行實驗及分析與解釋數據之能力。 C 具有執行電機實務所需知識、技巧及使用工具之能力。 D 具有系統設計觀念及報告撰寫之能力。 E 具有時間管理、溝通技巧及團隊合作之能力。 F 具有發掘、分析及處理工程問題之能力。 G 具有認識國際時事議題及持續學習之認知。 H 具有工程師對社會責任之正確認知。 I 具有智慧財產權及職場倫理之正確認知。			A.B.C.D.E.F.	
本課程與學生基本能力之關聯性填寫說明(範例): 授課教師預期學生在修習此課程後,所產生之教學成效與學生核心能力之對應,可多項選填(以代碼選填,例如 ABCDEH-----)。						
授課進度表						
課程內容 及進度	週次	內容 (Subject/Topics)				
	1	數位電路之設計觀念				
	2	VHDL 語言簡介				
	3	VHDL 中的 Entity 與 Architecture				
	4	VHDL 語言的 Data type 與 Attribute				
5	VHDL 中的敘述與其語法					

授課進度表	
週次	內容 (Subject/Topics)
6	階層式模組化設計
7	使用 VHDL 設計組合邏輯
8	使用 VHDL 設計循序邏輯
9	Test
10	期中考試週
11	Maxplus 2
12	Maxplus 2
13	FIFO 之設計
14	7 Segment Display 輸出之 8 位元技術器設計
15	製作期末成品
16	製作期末成品
17	Test
18	期末考試週
課程內容及進度	
講授方式	<input checked="" type="checkbox"/> 課堂講授 <input type="checkbox"/> 分組討論 <input type="checkbox"/> 參觀實習 <input type="checkbox"/> 其他 (_____)
教學設備	<input checked="" type="checkbox"/> 電腦 <input checked="" type="checkbox"/> 投影機 <input type="checkbox"/> 其他 (_____)
教材課本	Structured Logic Design With VHDL 使用 VHDL 電路設計語言之數位電路設計
參考書籍	
批改作業篇數	篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫)
成績考核方式	<input checked="" type="checkbox"/> 平時成績：10 % <input checked="" type="checkbox"/> 期中成績：20 % <input checked="" type="checkbox"/> 學期成績：20 % <input type="checkbox"/> 作業成績： % <input checked="" type="checkbox"/> 其他 (實作及成品)： 50 %
備考	1.本表格請向授課學系下載。 2.教學計畫表上傳步驟：教務處首頁點選「教務資訊」→「教學計畫表上傳」；網址： http://ap09.emis.tku.edu.tw/ 。 ※非法影印是違法的行為。請使用正版教科書，勿非法影印他人著作，以免觸法。