

淡江大學 114 學年度第 1 學期課程教學計畫表

課程名稱	模式化IC設計	授課 教師	李光啟 KELVIN KUANG-CHI LEE
	MODULE-BASED IC DESIGN		
開課系級	電機進學班三A	開課 資料	以實整虛課程 必修 單學期 3學分
	TETXE3A		
課程與SDGs 關聯性	SDG4 優質教育		
系（ 所 ） 教 育 目 標			
一、教育學生具備數學、科學及工程知識以解決電機之相關問題。			
二、教育學生能具備獨立完成所指定任務及團隊精神之電機工程師。			
三、教育學生具備洞悉電機產業趨勢變化，以因應現今多元化職場生涯之挑戰。			
本課程對應院、系(所)核心能力之項目與比重			
A. 具有運用數學工具配合科學方法以解決電機工程問題之能力。(比重：20.00)			
B. 具有設計與執行電機實驗及分析與解釋數據之能力。(比重：20.00)			
C. 具有執行電機實務所需知識、技巧及使用現代工具之能力。(比重：10.00)			
D. 具有設計電機工程系統、元件或製程之能力。(比重：20.00)			
E. 具有電機領域專案管理、溝通技巧、領域整合及團隊合作之能力。(比重：10.00)			
F. 具有發掘、分析、應用研究成果及因應電機工程複雜且整合性問題之能力。(比重：10.00)			
G. 具有認識時事議題，瞭解工程技術對環境、社會及全球的影響及持續學習之認知。(比重：5.00)			
H. 具有理解及應用專業倫理，以及對社會責任及智慧財產權之正確認知，並尊重多元觀點。(比重：5.00)			
本課程對應校級基本素養之項目與比重			
1. 全球視野。(比重：10.00)			
2. 資訊運用。(比重：15.00)			
3. 洞悉未來。(比重：10.00)			
4. 品德倫理。(比重：15.00)			
5. 獨立思考。(比重：15.00)			
6. 樂活健康。(比重：15.00)			
7. 團隊合作。(比重：10.00)			
8. 美學涵養。(比重：10.00)			

課程簡介	本課程之目的在介紹如何將概念性的通信演算法，實現為積體電路(IC)的流程。在此課程中，學生將學習Matlab,Simulink,Verilog及模組化IC設計流程。透過Simulink中構建通信系統，並利用HDL編碼器，將演算法自動轉換成RTL硬體語言程式碼。而自動產生的RTL程式碼，可以在Zedboard FPGA平台中，探索多種先進的硬體架構，實現概念原型。
	This course is to introduce the flow to implement conceptual comm. algorithm to IC. In this course, student will learn Matlab, Simulink, Verilog and Model-based IC design process. Via building comm. system in Simulink and use HDL-coder to generate Verilog automatically, thus various architectures can be explored and realized in Zedboard FPGA.

本課程教學目標與認知、情意、技能目標之對應

將課程教學目標分別對應「認知(Cognitive)」、「情意(Affective)」與「技能(Psychomotor)」的各目標類型。

- 一、認知(Cognitive)：著重在該科目的事實、概念、程序、後設認知等各類知識之學習。
- 二、情意(Affective)：著重在該科目的興趣、倫理、態度、信念、價值觀等之學習。
- 三、技能(Psychomotor)：著重在該科目的肢體動作或技術操作之學習。

序號	教學目標(中文)	教學目標(英文)
1	從課程中，學生將學習基於SIMULINK的IC設計流程；透過實做關鍵通信系統構建模組，如數位濾波器，同步演算法等實驗，讓學生對通信IC設計流程有更深的了解。	Through the course, student will get familiar with IC design flow. Via digital filter example, student will have deeper understanding about this course.

教學目標之目標類型、核心能力、基本素養教學方法與評量方式

序號	目標類型	院、系(所)核心能力	校級基本素養	教學方法	評量方式
1	認知	ABCDEFGH	12345678	講述、實作	測驗、討論(含課堂、線上)、實作、報告(含口頭、書面)、出席率

授課進度表

週次	日期起訖	內容 (Subject/Topics)	備註
1	114/09/15~ 114/09/21	Introduction to Matlab	
2	114/09/22~ 114/09/28	Introduction to Simulink	線上非同步教學
3	114/09/29~ 114/10/05	Introduction to Verilog-HDL (Combinational / Sequential Circuit)	
4	114/10/06~ 114/10/12	10/10(五)國慶日放假	

5	114/10/13~ 114/10/19	Introduction to MATLAB filterDesigner; Implement digital filter using Simulink	
6	114/10/20~ 114/10/26	10/24(五)台灣光復節放假	
7	114/10/27~ 114/11/02	Automatic code generation using HDL-coder	
8	114/11/03~ 114/11/09	Introdcution to Simulink Fixed-point Designer	線上非同步教學
9	114/11/10~ 114/11/16	期中考/期中評量週(老師得自行調整週次)	
10	114/11/17~ 114/11/23	Hardware architecture transformation via Simulink Design Space Exploration	
11	114/11/24~ 114/11/30	Automatic code generation using HDL-coder	
12	114/12/01~ 114/12/07	Introduction to Xilinx Vivado FPGA design suite	線上非同步教學
13	114/12/08~ 114/12/14	Digital filter design using Xilinx Vivado FPGA design suite (實作-1)	
14	114/12/15~ 114/12/21	Digital filter design using Xilinx Vivado FPGA design suite (實作-2)	
15	114/12/22~ 114/12/28	Introduction to Zedboard and AD9361 RF module; Zedboard based Communication SDR carrier setup; Zedboard based Communication SDR carrier frequency offset calibration	線上非同步教學
16	114/12/29~ 115/01/04	期末考/期末評量週	
17	115/01/05~ 115/01/11	教師彈性教學週	
18	115/01/12~ 115/01/18	教師彈性教學週	
課程培養 關鍵能力		資訊科技、跨領域	
跨領域課程		素養導向課程(探索素養、永續素養或全球議題STEEP(Society ,Technology, Economy, Environment, and Politics))	
特色教學 課程		學習科技(如AR/VR等)融入實體課程	
課程 教授內容		程式設計或程式語言(學生有實際從事相關作業或活動) 邏輯思考	
修課應 注意事項		1. 不缺課 2. 上課不吃東西,不划手機 3. 遵守規定, 不影響他人上課	

教科書與教材	自編教材：簡報、講義、影片
參考文獻	
學期成績計算方式	◆出席率： 30.0 %    ◆平時評量：30.0 %    ◆期中評量：20.0 % ◆期末評量：20.0 % ◆其他〈 〉：        %
備 考	「教學計畫表管理系統」網址： <a href="https://web2.ais.tku.edu.tw/csp">https://web2.ais.tku.edu.tw/csp</a> 或由教務處首頁→教務資訊「教學計畫表管理系統」進入。 <b>※「遵守智慧財產權觀念」及「不得非法影印、下載及散布」。請使用正版教科書，勿非法影印他人著作，以免觸法。</b>