

淡江大學 1 1 1 學年度第 2 學期課程教學計畫表

課程名稱	F P G A 開發平台實驗	授課 教師	李慶烈 LI CHING-LIEH
	FPGA-DEVELOPMENT PLATFORM LABORATORY		
開課系級	電機系電通一 B	開課 資料	實體課程 必修 單學期 1 學分
	TETEB1B		
課程與SDGs 關聯性	SDG4 優質教育 SDG8 尊嚴就業與經濟發展 SDG9 產業創新與基礎設施		
系 (所) 教育目標			
<p>一、教育學生具備數學、科學及工程知識以解決電機之相關問題。</p> <p>二、教育學生能具備獨立完成所指定任務及團隊精神之電機工程師。</p> <p>三、教育學生具備洞悉電機產業趨勢變化，以因應現今多元化職場生涯之挑戰。</p>			
本課程對應院、系(所)核心能力之項目與比重			
<p>A. 具有運用數學工具配合科學方法以解決電機工程問題之能力。(比重：5.00)</p> <p>B. 具有設計與執行電機實驗及分析與解釋數據之能力。(比重：20.00)</p> <p>C. 具有執行電機實務所需知識、技巧及使用現代工具之能力。(比重：10.00)</p> <p>D. 具有設計電機工程系統、元件或製程之能力。(比重：20.00)</p> <p>E. 具有電機領域專案管理、溝通技巧、領域整合及團隊合作之能力。(比重：10.00)</p> <p>F. 具有發掘、分析、應用研究成果及因應電機工程複雜且整合性問題之能力。(比重：10.00)</p> <p>G. 具有認識時事議題，瞭解工程技術對環境、社會及全球的影響及持續學習之認知。(比重：15.00)</p> <p>H. 具有理解及應用專業倫理，以及對社會責任及智慧財產權之正確認知，並尊重多元觀點。(比重：10.00)</p>			
本課程對應校級基本素養之項目與比重			
<p>1. 全球視野。(比重：10.00)</p> <p>2. 資訊運用。(比重：15.00)</p> <p>3. 洞悉未來。(比重：15.00)</p> <p>4. 品德倫理。(比重：15.00)</p> <p>5. 獨立思考。(比重：15.00)</p> <p>6. 樂活健康。(比重：10.00)</p> <p>7. 團隊合作。(比重：10.00)</p> <p>8. 美學涵養。(比重：10.00)</p>			

課程簡介	<p>這門課程是講授FPGA晶片的數位電路設計與電路合成工具操作。首先對FPGA晶片做簡介，再說明如何使用Quartus II軟體來設計與合成電路。接下來會講解Verilog-HDL的程式語法。課程著重實際操作，加強學生的邏輯分析與創造力。</p>
	<p>This course will introduce the digital circuit design and the operating of synthesis tool for FPGA chip. FPGA chip, Quartus II software and Verilog HDL will be discussed. The goal is to increase student's logic analysis ability and creativity through hand-on practice.</p>

本課程教學目標與認知、情意、技能目標之對應

將課程教學目標分別對應「認知 (Cognitive)」、「情意 (Affective)」與「技能(Psychomotor)」的各目標類型。

- 一、認知(Cognitive)：著重在該科目的事實、概念、程序、後設認知等各類知識之學習。
- 二、情意(Affective)：著重在該科目的興趣、倫理、態度、信念、價值觀等之學習。
- 三、技能(Psychomotor)：著重在該科目的肢體動作或技術操作之學習。

序號	教學目標(中文)	教學目標(英文)
1	<p>學生能夠熟用DE0開發板所有功能 學生了解Quartus II軟體操作方式 學生能夠利用模擬工具發現設計上的錯誤 學生能夠自行想像功能並實現</p>	<p>Students may use various functions of DE0. Students can operate the Quartus II synthesis tool. Students can use the simulation and testing tool to discover the errors of design Students can voluntarily imagine the functions and realize them</p>

教學目標之目標類型、核心能力、基本素養教學方法與評量方式

序號	目標類型	院、系(所)核心能力	校級基本素養	教學方法	評量方式
1	認知	ABCDEFGH	12345678	講述、討論、實作、體驗	測驗、作業、討論(含課堂、線上)、實作、報告(含口頭、書面)

授課進度表

週次	日期起訖	內容 (Subject/Topics)	備註
1	112/02/13~ 112/02/19	FPGA介紹與DE0板子功能介紹	
2	112/02/20~ 112/02/26	數字系統簡介與基本邏輯閘介紹	
3	112/02/27~ 112/03/05	Quartus II軟體介紹與操作	
4	112/03/06~ 112/03/12	LED燈電路介紹與基本Verilog數字語法介紹	
5	112/03/13~ 112/03/19	電路模擬波形設計	

6	112/03/20~ 112/03/26	指撥開關電路元件介紹與基本Verilog組合邏輯(assign)語法介紹	
7	112/03/27~ 112/04/02	七段顯示器元件介紹與基本Verilog多工器(case) 語法介紹	
8	112/04/03~ 112/04/09	ALU電路介紹與設計	
9	112/04/10~ 112/04/16	解碼器原理介紹與基本Verilog解多工器原理介紹	
10	112/04/17~ 112/04/23	期中考試週	
11	112/04/24~ 112/04/30	按鈕開關元件介紹、邊緣觸發語法介紹(計數器設計)	
12	112/05/01~ 112/05/07	序向電路介紹與clock介紹與除頻器設計	
13	112/05/08~ 112/05/14	序向電路介紹與PWM介紹	
14	112/05/15~ 112/05/21	序向電路介紹與狀態機介紹	
15	112/05/22~ 112/05/28	SOPC建立與Nios II ID介面	
16	112/05/29~ 112/06/04	SOPC的PIO元件介紹	
17	112/06/05~ 112/06/11	SOPC的PIO元件介紹(PWM模組控制LED)	
18	112/06/12~ 112/06/18	期末考試週	
修課應 注意事項	1. 上課不能飲食，不划手機 2. 不缺課，遵守規定，不影響他人上課 3. 器材用畢歸位		
教學設備	電腦、投影機、其它(DE0開發板)		
教科書與 教材	自製教材 Verilog 硬體描述語言數位電路設計實務，鄭信源編著，儒林圖書		
參考文獻			
批改作業 篇數	篇（本欄位僅適用於所授課程需批改作業之課程教師填寫）		
學期成績 計算方式	◆出席率： 30.0 % ◆平時評量： % ◆期中評量： % ◆期末評量：40.0 % ◆其他〈作業、上課表現〉：30.0 %		
備考	「教學計畫表管理系統」網址： https://info.ais.tku.edu.tw/csp 或由教務處首頁→教務資訊「教學計畫表管理系統」進入。 ※不法影印是違法的行為。請使用正版教科書，勿不法影印他人著作，以免觸法。		