

淡江大學 1 1 1 學年度第 1 學期課程教學計畫表

課程名稱	模組化通訊IC設計	授課 教師	李光啟 KELVIN KUANG-CHI LEE
	MODEL-BASED COMMUNICATION IC DESIGN		
開課系級	電機一智聯組 A	開課 資料	實體課程 選修 單學期 3學分
	TETIM1A		
課程與SDGs 關聯性	SDG4 優質教育		
系（所）教育目標			
<p>一、教育學生具備電機/機器人工程專業知識以解決電機之相關問題。</p> <p>二、教育學生具備創新思考、能獨立完成所交付任務及具備團隊精神之高級電機/機器人工程師。</p> <p>三、教育學生具備前瞻的國際觀以因應現今多元化職場生涯之挑戰。</p>			
本課程對應院、系(所)核心能力之項目與比重			
<p>A. 具有電機/機器人工程之專業知識。(比重：20.00)</p> <p>B. 具有策劃及執行電機/機器人專題研究之能力。(比重：20.00)</p> <p>C. 具有撰寫電機/機器人專業論文之能力。(比重：10.00)</p> <p>D. 具有創新思考及獨立解決電機/機器人相關問題之能力。(比重：20.00)</p> <p>E. 具有領導、管理、規劃及與不同領域人員協調整合之能力。(比重：15.00)</p> <p>F. 具有前瞻的國際觀及終身自我學習成長之能力。(比重：15.00)</p>			
本課程對應校級基本素養之項目與比重			
<p>1. 全球視野。(比重：10.00)</p> <p>2. 資訊運用。(比重：15.00)</p> <p>3. 洞悉未來。(比重：10.00)</p> <p>4. 品德倫理。(比重：15.00)</p> <p>5. 獨立思考。(比重：15.00)</p> <p>6. 樂活健康。(比重：15.00)</p> <p>7. 團隊合作。(比重：10.00)</p> <p>8. 美學涵養。(比重：10.00)</p>			

課程簡介	<p>如何將概念性的無線通信演算法，無縫接軌，實現為積體電路(IC)是一個重要的課題。Simulink研發HDL-編碼器，能有效減化並加速通訊IC模組化的設計流程。在此課程中，學生將學習如何Simulink中構建通信系統，並通過HDL編碼器，將演算法自動轉換成RTL硬體語言程式碼。而自動產生的RTL程式碼，可以在Zedboard FPGA平台中，探索多種先進的硬體架構，實現概念原型。</p>
	<p>Seamless realization from conceptual wireless communication algorithm to practical IC implementation is an important subjects. MATLAB/Simulink recently introduce HDL-coder to ease the design flow for module-based Communication IC design.</p> <p>In this course, students will learn how to construct communication systems in Simulink, and convert them into RTL codes via HDL-coder automatically. The generated RTL codes will be prototyped in Zedboard FPGA hardware for state-of-the-art architecture exploration.</p>

本課程教學目標與認知、情意、技能目標之對應

將課程教學目標分別對應「認知 (Cognitive)」、「情意 (Affective)」與「技能(Psychomotor)」的各目標類型。

- 一、認知(Cognitive)：著重在該科目的事實、概念、程序、後設認知等各類知識之學習。
- 二、情意(Affective)：著重在該科目的興趣、倫理、態度、信念、價值觀等之學習。
- 三、技能(Psychomotor)：著重在該科目的肢體動作或技術操作之學習。

序號	教學目標(中文)	教學目標(英文)
1	從課程中，學生將學習基於SIMULINK的IC設計流程；透過實做關鍵通信系統構建模組，如數位濾波器，同步演算法等實驗，讓學生對通信IC設計流程有更深的了解。	From this course, students will learn about the Simulink based IC design flow. Hand-on experiments will be obtained from lab practices of designing several critical communication system building blocks such as digital filters, synchronization algorithms, etc.

教學目標之目標類型、核心能力、基本素養教學方法與評量方式

序號	目標類型	院、系(所)核心能力	校級基本素養	教學方法	評量方式
1	認知	ABCDEF	12345678	講述、討論、實作	實作、報告(含口頭、書面)

授課進度表

週次	日期起訖	內容 (Subject/Topics)	備註
1	111/09/05~ 111/09/11	Introduction to MATLAB	
2	111/09/12~ 111/09/18	10/10國慶日補假	
3	111/09/19~ 111/09/25	Introduction to Simulink	
4	111/09/26~ 111/10/02	Introduction to Verilog-HDL (Combinational Circuit)	

5	111/10/03~ 111/10/09	Introduction to Verilog-HDL (Sequential Circuit)	
6	111/10/10~ 111/10/16	Introduction to MATLAB filterDesigner	
7	111/10/17~ 111/10/23	Implement digital filter using Simulink	
8	111/10/24~ 111/10/30	Automatic code generation using HDL-coder	
9	111/10/31~ 111/11/06	Introduction to Simulink Fixed-point Designer	
10	111/11/07~ 111/11/13	期中考週	
11	111/11/14~ 111/11/20	Hardware architecture transformation via Simulink Design Space Exploration	
12	111/11/21~ 111/11/27	Introduction to Xilinx Vivado FPGA design suite	
13	111/11/28~ 111/12/04	Vivado FPGA design flow (project creation, functional simulation, synthesis, P&R)	
14	111/12/05~ 111/12/11	Introduction of Deep Neural Network (DNN)	
15	111/12/12~ 111/12/18	Introduction to Zedboard and AD9361 RF module	
16	111/12/19~ 111/12/25	Zedboard based Communication SDR carrier setup	
17	111/12/26~ 112/01/01	Zedboard based Communication SDR carrier frequency offset calibration	
18	112/01/02~ 112/01/08	期末考週	
修課應 注意事項	1. 不缺課 2. 遵守規定, 不影響他人上課 3. 上課不吃東西, 不划手機		
教學設備	電腦、投影機		
教科書與 教材	下世代尖端無線技術聯盟中心講義		
參考文獻			
批改作業 篇數	篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫)		
學期成績 計算方式	◆出席率： 30.0 %   ◆平時評量：       %   ◆期中評量：       % ◆期末評量：30.0 % ◆其他〈上課表現〉：40.0 %		

備考

「教學計畫表管理系統」網址：<https://info.ais.tku.edu.tw/csp> 或由教務處  
首頁→教務資訊「教學計畫表管理系統」進入。

**※不法影印是違法的行為。請使用正版教科書，勿不法影印他人著作，以免觸法。**