

淡江大學 1 1 1 學年度第 1 學期課程教學計畫表

課程名稱	F P G A 開發平台概論	授課 教師	李世安 SHIH-AN, LI
	FPGA DEVELOPMENT PLATFORM INTRODUCTION		
開課系級	電機進學班四 A	開課 資料	實體課程 選修 單學期 3學分
	TETXE4A		
課程與SDGs 關聯性	SDG4 優質教育 SDG9 產業創新與基礎設施		
系 ( 所 ) 教育目標			
<p>一、教育學生具備數學、科學及工程知識以解決電機之相關問題。</p> <p>二、教育學生能具備獨立完成所指定任務及團隊精神之電機工程師。</p> <p>三、教育學生具備洞悉電機產業趨勢變化，以因應現今多元化職場生涯之挑戰。</p>			
本課程對應院、系(所)核心能力之項目與比重			
<p>A. 具有運用數學工具配合科學方法以解決電機工程問題之能力。(比重：5.00)</p> <p>B. 具有設計與執行電機實驗及分析與解釋數據之能力。(比重：30.00)</p> <p>C. 具有執行電機實務所需知識、技巧及使用現代工具之能力。(比重：15.00)</p> <p>D. 具有設計電機工程系統、元件或製程之能力。(比重：5.00)</p> <p>E. 具有電機領域專案管理、溝通技巧、領域整合及團隊合作之能力。(比重：10.00)</p> <p>F. 具有發掘、分析、應用研究成果及因應電機工程複雜且整合性問題之能力。(比重：20.00)</p> <p>G. 具有認識時事議題，瞭解工程技術對環境、社會及全球的影響及持續學習之認知。(比重：10.00)</p> <p>H. 具有理解及應用專業倫理，以及對社會責任及智慧財產權之正確認知，並尊重多元觀點。(比重：5.00)</p>			
本課程對應校級基本素養之項目與比重			
<p>1. 全球視野。(比重：15.00)</p> <p>2. 資訊運用。(比重：15.00)</p> <p>3. 洞悉未來。(比重：15.00)</p> <p>4. 品德倫理。(比重：10.00)</p> <p>5. 獨立思考。(比重：10.00)</p> <p>6. 樂活健康。(比重：15.00)</p> <p>7. 團隊合作。(比重：10.00)</p> <p>8. 美學涵養。(比重：10.00)</p>			

課程簡介	<p>這門課程是講授FPGA晶片的數位電路設計與電路合成工具操作。首先對FPGA晶片做簡介，再說明如何使用Quartus II軟體來設計與合成電路。接下來會講解Verilog硬體描述語言的程式語法。利用講述、實際操作，以及思考帶領的方式，加強學生的邏輯分析與創造力。</p>
	<p>This course will introduce the digital circuit design for FPGA chip and the operating method of synthesis tool. At first, it introduces the FPGA chip and explain that how to operate the Quartus II software. And next, we will introduce the syntax of Verilog HDL. We will use explaining, discussing, actual operation, and thinking model on the leadership to strengthen students' logic analysis and creative ability.</p>

本課程教學目標與認知、情意、技能目標之對應

將課程教學目標分別對應「認知(Cognitive)」、「情意(Affective)」與「技能(Psychomotor)」的各目標類型。

- 一、認知(Cognitive)：著重在該科目的事實、概念、程序、後設認知等各類知識之學習。
- 二、情意(Affective)：著重在該科目的興趣、倫理、態度、信念、價值觀等之學習。
- 三、技能(Psychomotor)：著重在該科目的肢體動作或技術操作之學習。

序號	教學目標(中文)	教學目標(英文)
1	1學生能夠熟用DE0開發板所有功能	1. The Students can operate and use various functions of DE0 development board.
2	2學生了解Quartus II軟體操作方式	2. The students can operate the Quartus II synthesis tool.
3	3學生能夠利用模擬工具發現設計上的錯誤。	3. The students can use the simulation and testing tool to discover the errors of design by themselves.
4	4 學生能夠自行想像功能並實現。	4. The students can voluntarily imagine the functions and realize them.

教學目標之目標類型、核心能力、基本素養教學方法與評量方式

序號	目標類型	院、系(所)核心能力	校級基本素養	教學方法	評量方式
1	認知	AB	12	講述、實作	測驗、討論(含課堂、線上)
2	技能	CD	34	討論、實作	作業、實作
3	認知	EF	56	實作	討論(含課堂、線上)、實作
4	認知	GH	78	實作	討論(含課堂、線上)、實作

授課進度表

週次	日期起訖	內容 (Subject/Topics)	備註
1	111/09/05~ 111/09/11	FPGA介紹與DE0板子功能介紹。	

2	111/09/12~ 111/09/18	數字系統簡介與基本邏輯閘介紹。	
3	111/09/19~ 111/09/25	Quartus II軟體介紹與操作。	
4	111/09/26~ 111/10/02	基本Verilog數字語法介紹。	
5	111/10/03~ 111/10/09	LED燈電路介紹與	
6	111/10/10~ 111/10/16	指撥開關電路元件介紹與基本Verilog組合邏輯(assign)語法介紹	
7	111/10/17~ 111/10/23	七段顯示器元件介紹與基本Verilog多工器(case) 語法介紹	
8	111/10/24~ 111/10/30	ALU電路介紹與設計	
9	111/10/31~ 111/11/06	電路設計	
10	111/11/07~ 111/11/13	期中考試週	
11	111/11/14~ 111/11/20	按鈕開關元件介紹、邊緣觸發語法介紹(計數器設計)	
12	111/11/21~ 111/11/27	除頻器設計	
13	111/11/28~ 111/12/04	PWM電路介紹	
14	111/12/05~ 111/12/11	狀態機電路設計	
15	111/12/12~ 111/12/18	SOPC建立與Nios II ID介面	
16	111/12/19~ 111/12/25	C語言基本指令介紹與NIOS簡單IO控制指令	
17	111/12/26~ 112/01/01	SOPC的PIO元件介紹(PWM模組控制LED)	
18	112/01/02~ 112/01/08	期末考試週(本學期期末考試日期為:112/1/3-112/1/9)	
修課應 注意事項	1.上課不能飲食 2.上課要準時 3.要攜帶實驗板(沒帶扣總分2分)		
教學設備	電腦、投影機、其它(DE0開發板)		
教科書與 教材	1.自製教材 2.數位積體電路設計 (從IC Design的實務面介紹Verilog硬體描述語言), 夏大維編著, 滄海圖書		
參考文獻	1.系統晶片設計-使用Nios II, 廖裕評、陸瑞強編著, 全華出版社 2. Digital Design, 4th edition, by M. Morris Mano & Michael D. Ciletti(滄海)		

批改作業 篇數	篇（本欄位僅適用於所授課程需批改作業之課程教師填寫）
學期成績 計算方式	<p>◆出席率：            %    ◆平時評量：            %    ◆期中評量：25.0 %</p> <p>◆期末評量：25.0 %</p> <p>◆其他〈課堂實作〉：50.0 %</p>
備 考	<p>「教學計畫表管理系統」網址：<a href="https://info.ais.tku.edu.tw/csp">https://info.ais.tku.edu.tw/csp</a> 或由教務處          首頁→教務資訊「教學計畫表管理系統」進入。</p> <p><b>※不法影印是違法的行為。請使用正版教科書，勿不法影印他人著作，以免觸法。</b></p>