

淡江大學 110 學年度第 2 學期課程教學計畫表

| | | | |
|---|---|----------|------------------------|
| 課程名稱 | 邏輯設計實驗 | 授課 教師 | 蔡政宏 TSAI CHENG-HUNG |
| | LOGIC DESIGN LABORATORY | | |
| 開課系級 | 資工一 F | 開課 資料 | 實體課程 必修 單學期 1 學分 |
| | TEIXB1F | | |
| 課程與SDGs 關聯性 | SDG9 產業創新與基礎設施 | | |
| 系 (所) 教育目標 | | | |
| <p>一、通達專業知能。</p> <p>二、熟練實用技能。</p> <p>三、展現創意成果。</p> | | | |
| 本課程對應院、系(所)核心能力之項目與比重 | | | |
| E. 資訊技能就業能力。(比重：100.00) | | | |
| 本課程對應校級基本素養之項目與比重 | | | |
| <p>2. 資訊運用。(比重：70.00)</p> <p>7. 團隊合作。(比重：30.00)</p> | | | |
| 課程簡介 | <p>本課程主要訓練學生可以利用電腦輔助設計工具(EDA)進行數位電路設計，除了在電腦進行模擬，同時將所設計的電路利用Quartus II載入PLD或FPGA，學習硬體描述語言(HDL)、數位電路的暫存器，計數器，ALU與算數處理器。</p> | | |
| | <p>The main goals of this course are (1) teach students using EDA tools to design digital circuits, including simulate the behavior of the designed circuits on computers (2) mapping of a design into PLDs or FPGAs by Quartus II, (3) using hardware description language to design register, counter, simple ALU and arithmetic processor.</p> | | |

本課程教學目標與認知、情意、技能目標之對應

將課程教學目標分別對應「認知 (Cognitive)」、「情意 (Affective)」與「技能(Psychomotor)」的各目標類型。

- 一、認知(Cognitive)：著重在該科目的事實、概念、程序、後設認知等各類知識之學習。
- 二、情意(Affective)：著重在該科目的興趣、倫理、態度、信念、價值觀等之學習。
- 三、技能(Psychomotor)：著重在該科目的肢體動作或技術操作之學習。

| 序號 | 教學目標(中文) | 教學目標(英文) |
|----|--------------------|---|
| 1 | 硬體描述語言入門 | introduction to hardware description language |
| 2 | 正反器設計 | flip-flop design |
| 3 | 認識可程式規劃元件PLD, FPGA | programmable logic device: PLD and FPGA |
| 4 | 暫存器設計 | register design |
| 5 | 狀態機設計 | state machine design |
| 6 | 計數器設計 | counter design |
| 7 | ALU設計 | ALU design |
| 8 | DATA PATH設計 | Data Path design |

教學目標之目標類型、核心能力、基本素養教學方法與評量方式

| 序號 | 目標類型 | 院、系(所) 核心能力 | 校級 基本素養 | 教學方法 | 評量方式 |
|----|------|----------------|------------|-------|-----------------------|
| 1 | 認知 | E | 27 | 討論、實作 | 測驗、實作、報告(含口頭、書面)、上課表現 |
| 2 | 認知 | E | 27 | 討論、實作 | 測驗、實作、報告(含口頭、書面)、上課表現 |
| 3 | 認知 | E | 27 | 討論、實作 | 測驗、實作、報告(含口頭、書面)、上課表現 |
| 4 | 認知 | E | 27 | 討論、實作 | 測驗、實作、報告(含口頭、書面)、上課表現 |
| 5 | 認知 | E | 27 | 討論、實作 | 測驗、實作、報告(含口頭、書面)、上課表現 |
| 6 | 認知 | E | 27 | 討論、實作 | 測驗、實作、報告(含口頭、書面)、上課表現 |
| 7 | 認知 | E | 27 | 討論、實作 | 測驗、實作、報告(含口頭、書面)、上課表現 |
| | | | | | |

| 8 | 認知 | E | 27 | 討論、實作 | 測驗、實作、報告(含口頭、書面)、上課表現 |
|---------|-------------------------|---|----|-------|-----------------------|
| 授課進度表 | | | | | |
| 週次 | 日期起訖 | 內容 (Subject/Topics) | | | 備註 |
| 1 | 111/02/21~ 111/02/25 | Verilog HDL基本語法(一) | | | |
| 2 | 111/02/28~ 111/03/04 | Verilog HDL基本語法(二) | | | |
| 3 | 111/03/07~ 111/03/11 | 組合電路-解碼器和編碼器 | | | |
| 4 | 111/03/14~ 111/03/18 | 組合電路-多工器和解多工器 | | | |
| 5 | 111/03/21~ 111/03/25 | RS正反器、JK正反器, D、T正反器 | | | |
| 6 | 111/03/28~ 111/04/01 | 主僕、觸發正反器 | | | |
| 7 | 111/04/04~ 111/04/08 | 教學觀摩週 (停課一次) | | | |
| 8 | 111/04/11~ 111/04/15 | 可程式規劃元件PLD, FPGA | | | |
| 9 | 111/04/18~ 111/04/22 | 上機考試 | | | |
| 10 | 111/04/25~ 111/04/29 | 期中考試週 | | | |
| 11 | 111/05/02~ 111/05/06 | 激勵表 | | | |
| 12 | 111/05/09~ 111/05/13 | 狀態機 | | | |
| 13 | 111/05/16~ 111/05/20 | 暫存器, 位移暫存器 | | | |
| 14 | 111/05/23~ 111/05/27 | 計數器, BCD計數器 | | | |
| 15 | 111/05/30~ 111/06/03 | ALU設計(+ - * / 邏輯, 左移, 右移, 左旋轉, 右旋轉, 旗號) | | | |
| 16 | 111/06/06~ 111/06/10 | DATA PATH設計 | | | |
| 17 | 111/06/13~ 111/06/17 | 上機考試 | | | |
| 18 | 111/06/20~ 111/06/24 | 期末考試週 | | | |
| 修課應注意事項 | | 課前預習、課後複習、認真聽講 | | | |
| | | | | | |

| | |
|----------|--|
| 教學設備 | 電腦、投影機、其它(實驗器材) |
| 教科書與教材 | 自製講義 |
| 參考文獻 | 系統晶片設計 使用 Quartus II |
| 批改作業篇數 | 篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫) |
| 學期成績計算方式 | <p>◆出席率： % ◆平時評量：20.0 % ◆期中評量：30.0 %</p> <p>◆期末評量：30.0 %</p> <p>◆其他〈作業成績15%，學習態度5%〉：20.0 %</p> |
| 備考 | <p>「教學計畫表管理系統」網址：https://info.ais.tku.edu.tw/csp 或由教務處首頁→教務資訊「教學計畫表管理系統」進入。</p> <p>※不法影印是違法的行為。請使用正版教科書，勿不法影印他人著作，以免觸法。</p> |