

淡江大學 108 學年度第 2 學期課程教學計畫表

課程名稱	邏輯設計實驗	授課 教師	楊志遠 YANG, CHIH-YUAN
	LOGIC DESIGN LABORATORY		
開課系級	資工一 A	開課 資料	實體課程 必修 單學期 1學分
	TEIXB1A		
系 ( 所 ) 教育目標			
<p>一、通達專業知能。</p> <p>二、熟練實用技能。</p> <p>三、展現創意成果。</p>			
本課程對應院、系(所)核心能力之項目與比重			
E. 資訊技能就業能力。(比重：100.00)			
本課程對應校級基本素養之項目與比重			
<p>2. 資訊運用。(比重：70.00)</p> <p>7. 團隊合作。(比重：30.00)</p>			
課程簡介	<p>本課程主要訓練學生可以利用電腦輔助設計工具(EDA)進行數位電路設計，除了在電腦進行模擬，同時將所設計的電路利用Quartus II載入PLD或FPGA，學習硬體描述語言(HDL)、數位電路的暫存器，計數器，ALU與算數處理器。</p>		
	<p>The main goals of this course are (1) teach students using EDA tools to design digital circuits, including simulate the behavior of the designed circuits on computers (2) mapping of a design into PLDs or FPGAs by Quartus II, (3) using hardware description language to design register, counter, simple ALU and arithmetic processor.</p>		
本課程教學目標與認知、情意、技能目標之對應			
<p>將課程教學目標分別對應「認知 (Cognitive)」、「情意 (Affective)」與「技能(Psychomotor)」的各目標類型。</p> <p>一、認知(Cognitive)：著重在該科目的事實、概念、程序、後設認知等各類知識之學習。</p> <p>二、情意(Affective)：著重在該科目的興趣、倫理、態度、信念、價值觀等之學習。</p> <p>三、技能(Psychomotor)：著重在該科目的肢體動作或技術操作之學習。</p>			
序號	教學目標(中文)	教學目標(英文)	

1	1.硬體描述語言入門	introduction to hardware description language
2	2. 正反器設計	flip-flop design
3	3. 認識可程式規劃元件PLD, FPGA	programmable logic device: PLD and FPGA
4	4. 暫存器設計	register design
5	5.狀態機設計	state machine design
6	6.計數器設計	counter design
7	7.ALU設計	ALU design
8	8.DATA PATH設計	Data Path design

教學目標之目標類型、核心能力、基本素養教學方法與評量方式

序號	目標類型	院、系(所) 核心能力	校級 基本素養	教學方法	評量方式
1	技能	E	27	討論、實作	測驗、作業、討論(含課堂、線上)、實作、報告(含口頭、書面)
2	技能	E	27	討論、實作	測驗、作業、討論(含課堂、線上)、報告(含口頭、書面)
3	技能	E	27	討論、實作	測驗、作業、討論(含課堂、線上)、實作、報告(含口頭、書面)
4	技能	E	27	討論、實作	測驗、作業、討論(含課堂、線上)、實作、報告(含口頭、書面)
5	技能	E	27	討論、實作	測驗、作業、討論(含課堂、線上)、實作、報告(含口頭、書面)
6	技能	E	27	討論、實作	測驗、作業、討論(含課堂、線上)、實作、報告(含口頭、書面)
7	技能	E	27	討論、實作	測驗、作業、討論(含課堂、線上)、實作、報告(含口頭、書面)
8	技能	E	27	討論、實作	測驗、作業、討論(含課堂、線上)、實作、報告(含口頭、書面)

授課進度表

週次	日期起訖	內容 (Subject/Topics)	備註
1	109/03/02~ 109/03/08	Verilog HDL基本語法(一)	
2	109/03/09~ 109/03/15	Verilog HDL基本語法(二)	
3	109/03/16~ 109/03/22	組合電路-解碼器和編碼器	
4	109/03/23~ 109/03/29	組合電路-多工器和解多工器	
5	109/03/30~ 109/04/05	RS正反器、JK正反器, D、T正反器	
6	109/04/06~ 109/04/12	主僕、觸發正反器	
7	109/04/13~ 109/04/19	教學觀摩週 (停課一次)	
8	109/04/20~ 109/04/26	可程式規劃元件PLD, FPGA	
9	109/04/27~ 109/05/03	期中考試週	
10	109/05/04~ 109/05/10	上機考試	
11	109/05/11~ 109/05/17	激勵表	
12	109/05/18~ 109/05/24	狀態機	
13	109/05/25~ 109/05/31	暫存器, 位移暫存器	
14	109/06/01~ 109/06/07	計數器, BCD計數器	
15	109/06/08~ 109/06/14	ALU設計(+-* / 邏輯, 左移, 右移, 左旋轉, 右旋轉, 旗號)	
16	109/06/15~ 109/06/21	DATA PATH設計	
17	109/06/22~ 109/06/28	期末考試週(本學期期末考試日期 為:109/6/18-109/6/24)	
18	109/06/29~ 109/07/05	教師彈性補充教學: 上機考試	
修課應 注意事項	課前預習、課後複習、認真聽講		
教學設備	電腦、投影機、其它( (實驗器材) )		
教科書與 教材	自製講義		

參考文獻	系統晶片設計 使用 Quartus II
批改作業 篇數	篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫)
學期成績 計算方式	<p>◆出席率：            %    ◆平時評量：20.0 %    ◆期中評量：30.0 %</p> <p>◆期末評量：30.0 %</p> <p>◆其他 &lt;&lt;作業成績15%, 學習態度5%&gt;&gt; : 20.0 %</p>
備考	<p>「教學計畫表管理系統」網址：<a href="https://info.ais.tku.edu.tw/csp">https://info.ais.tku.edu.tw/csp</a> 或由教務處          首頁→教務資訊「教學計畫表管理系統」進入。</p> <p><b>※不法影印是違法的行為。請使用正版教科書，勿不法影印他人著作，以免觸法。</b></p>