

淡江大學 108 學年度第 1 學期課程教學計畫表

課程名稱	超大型積體電路概論	授課 教師	陳光原 CHEN KUANG-YUAN
	INTRODUCTION TO VLSI		
開課系級	電機進學班三A	開課 資料	實體課程 選修 單學期 3學分
	TETXE3A		
系 ( 所 ) 教育目標			
<p>一、教育學生具備數學、科學及工程知識以解決電機之相關問題。</p> <p>二、教育學生能具備獨立完成所指定任務及團隊精神之電機工程師。</p> <p>三、教育學生具備洞悉電機產業趨勢變化，以因應現今多元化職場生涯之挑戰。</p>			
本課程對應院、系(所)核心能力之項目與比重			
<p>A. 具有運用數學工具配合科學方法以解決電機工程問題之能力。(比重：30.00)</p> <p>C. 具有執行電機實務所需知識、技巧及使用現代工具之能力。(比重：30.00)</p> <p>D. 具有設計電機工程系統、元件或製程之能力。(比重：30.00)</p> <p>G. 具有認識時事議題，瞭解工程技術對環境、社會及全球的影響及持續學習之認知。(比重：5.00)</p> <p>H. 具有理解及應用專業倫理，以及對社會責任及智慧財產權之正確認知，並尊重多元觀點。(比重：5.00)</p>			
本課程對應校級基本素養之項目與比重			
<p>2. 資訊運用。(比重：35.00)</p> <p>4. 品德倫理。(比重：5.00)</p> <p>5. 獨立思考。(比重：40.00)</p> <p>6. 樂活健康。(比重：10.00)</p> <p>8. 美學涵養。(比重：10.00)</p>			
課程簡介	本課程主要是介紹數位超大型積體電路設計的原理及方法，並將運用電腦輔助設計工具軟體來設計以及驗證晶片。		
	This course introduces the design principles and methodologies of VLSI. We will use CAD tools to design and verify the chip.		

本課程教學目標與認知、情意、技能目標之對應

將課程教學目標分別對應「認知 (Cognitive)」、「情意 (Affective)」與「技能(Psychomotor)」的各目標類型。

- 一、認知(Cognitive)：著重在該科目的事實、概念、程序、後設認知等各類知識之學習。
- 二、情意(Affective)：著重在該科目的興趣、倫理、態度、信念、價值觀等之學習。
- 三、技能(Psychomotor)：著重在該科目的肢體動作或技術操作之學習。

序號	教學目標(中文)	教學目標(英文)
1	1.學生將能夠歸納課程中介紹到的VLSI 設計概念, 包含下列主題: 電晶體操作原理、VLSI 設計流程、與各種CAD Tools 的操作。	1. Students will be able to summarize concepts covered in the following topics: operation principles of MOS transistors, design flows and using CAD tools.
2	2. 學生能夠對於較深入的議題細述理由。議題例如:比較電路差異, 建立測試模型驗證電路	2. Students will be able to interpret in-depth issues such as: comparison of the circuits, establish models to verify the circuits.
3	3. 學生將能夠擁有設計簡易數位電路晶片的能力	3 Students will be able to design a simple digital IC by themselves.

教學目標之目標類型、核心能力、基本素養教學方法與評量方式

序號	目標類型	院、系(所)核心能力	校級基本素養	教學方法	評量方式
1	認知	ACDGH	256	講述、模擬	討論(含課堂、線上)、報告(含口頭、書面)
2	技能	ACDGH	25	講述、討論、模擬	作業、討論(含課堂、線上)、報告(含口頭、書面)
3	情意	ACDGH	2568	講述、實作、模擬	測驗、實作

授課進度表

週次	日期起訖	內容 (Subject/Topics)	備註
1	108/09/09~ 108/09/15	Introduction	
2	108/09/16~ 108/09/22	CMOS Technology	
3	108/09/23~ 108/09/29	Logic Gate(I)	
4	108/09/30~ 108/10/06	Logic Gate(II)	
5	108/10/07~ 108/10/13	Sequential Machine(I)	
6	108/10/14~ 108/10/20	Sequential Machine(II)	
7	108/10/21~ 108/10/27	Subsystem Design	
8	108/10/28~ 108/11/03	Architecture Design(I)	

9	108/11/04~ 108/11/10	Architecture Design(II)	
10	108/11/11~ 108/11/17	期中考試週	
11	108/11/18~ 108/11/24	Introduction to logic Design with Verilog	
12	108/11/25~ 108/12/01	Logic Design with Behavioral Models(I)	
13	108/12/02~ 108/12/08	Logic Design with Behavioral Models(II)	
14	108/12/09~ 108/12/15	Synthesis of Combinational and Sequential Logic(I)	
15	108/12/16~ 108/12/22	Synthesis of Combinational and Sequential Logic(II)	
16	108/12/23~ 108/12/29	Chip Design(I)	
17	108/12/30~ 109/01/05	Chip Design(II)	
18	109/01/06~ 109/01/12	期末考試週(本學期期末考試日期為:109/1/3-109/1/9)	
修課應 注意事項	學生必須先修習過電子學, 電路學, 邏輯設計等相關學分		
教學設備	電腦、投影機		
教科書與 教材	CMOS VLSI Design: A Circuits and Systems Perspective (4th Edition), Neil Weste and David Harris, Addison-Wesley, 2011		
參考文獻	數位積體電路設計—從IC Design的實務面介紹Verilog硬體描述語言,夏大維,滄海書局,2016		
批改作業 篇數	2 篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫)		
學期成績 計算方式	◆出席率: 10.0 %   ◆平時評量: 20.0 %   ◆期中評量: 30.0 % ◆期末評量: 40.0 % ◆其他〈 〉:        %		
備考	「教學計畫表管理系統」網址: <a href="https://info.ais.tku.edu.tw/csp">https://info.ais.tku.edu.tw/csp</a> 或由教務處首頁→教務資訊「教學計畫表管理系統」進入。 <b>※不法影印是違法的行為。請使用正版教科書, 勿不法影印他人著作, 以免觸法。</b>		