

淡江大學 106 學年度第 2 學期課程教學計畫表

| | | | |
|---|---|----------|-----------------------|
| 課程名稱 | FPGA 開發平台實驗 | 授課 教師 | 鄭宇廷 CHENG, YU-TING |
| | FPGA-DEVELOPMENT PLATFORM LABORATORY | | |
| 開課系級 | 電機系電資一A | 開課 資料 | 選修 單學期 1學分 |
| | TETDB1A | | |
| 系（所）教育目標 | | | |
| <p>一、教育學生具備數學、科學及工程知識以解決電機之相關問題。</p> <p>二、教育學生能具備獨立完成所指定任務及團隊精神之電機工程師。</p> <p>三、教育學生具備洞悉電機產業趨勢變化，以因應現今多元化職場生涯之挑戰。</p> | | | |
| 系（所）核心能力 | | | |
| <p>A. 具有運用數學工具配合科學方法以解決電機工程問題之能力。</p> <p>B. 具有設計與執行電機實驗及分析與解釋數據之能力。</p> <p>C. 具有執行電機實務所需知識、技巧及使用現代工具之能力。</p> <p>D. 具有設計電機工程系統、元件或製程之能力。</p> <p>E. 具有電機領域專案管理、溝通技巧、領域整合及團隊合作之能力。</p> <p>F. 具有發掘、分析、應用研究成果及因應電機工程整合性問題之能力。</p> <p>G. 具有認識時事議題，瞭解工程技術對環境、社會及全球的影響及持續學習之認知。</p> <p>H. 具有理解及應用專業倫理，以及對社會責任及智慧財產權之正確認知。</p> | | | |
| 課程簡介 | <p>這門課程是講授FPGA晶片的數位電路設計與電路合成工具操作。首先對FPGA晶片做簡介，再說明如何使用Quartus II軟體來設計與合成電路。接下來會講解Verilog-HDL的程式語法。課程著重實際操作，加強學生的邏輯分析與創造力。</p> | | |
| | <p>This course will introduce the digital circuit design and the operating of synthesis tool for FPGA chip. FPGA chip, Quartus II software and Verilog HDL will be discussed. The goal is to increase student's logic analysis ability and creativity through hand-on practice.</p> | | |

本課程教學目標與目標層級、系(所)核心能力相關性

一、目標層級(選填)：

- (一)「認知」(Cognitive 簡稱C)領域：C1 記憶、C2 瞭解、C3 應用、C4 分析、C5 評鑑、C6 創造
- (二)「技能」(Psychomotor 簡稱P)領域：P1 模仿、P2 機械反應、P3 獨立操作、P4 聯結操作、P5 自動化、P6 創作
- (三)「情意」(Affective 簡稱A)領域：A1 接受、A2 反應、A3 重視、A4 組織、A5 內化、A6 實踐

二、教學目標與「目標層級」、「系(所)核心能力」之相關性：

- (一)請先將課程教學目標分別對應前述之「認知」、「技能」與「情意」的各目標層級，惟單項教學目標僅能對應C、P、A其中一項。
- (二)若對應「目標層級」有1~6之多項時，僅填列最高層級即可(例如：認知「目標層級」對應為C3、C5、C6項時，只需填列C6即可，技能與情意目標層級亦同)。
- (三)再依據所訂各項教學目標分別對應其「系(所)核心能力」。單項教學目標若對應「系(所)核心能力」有多項時，則可填列多項「系(所)核心能力」。(例如：「系(所)核心能力」可對應A、AD、BEF時，則均填列。)

| 序號 | 教學目標(中文) | 教學目標(英文) | 相關性 | |
|----|----------------------|---|------|----------|
| | | | 目標層級 | 系(所)核心能力 |
| 1 | 學生能夠熟用DE0開發板所有功能 | Students may use various functions of DE0. | C3 | CDF |
| 2 | 學生了解Quartus II軟體操作方式 | Students can operate the Quartus II synthesis tool. | P3 | CDF |
| 3 | 學生能夠利用模擬工具發現設計上的錯誤 | Students can use the simulation and testing tool to discover the errors of design | C4 | CDF |
| 4 | 學生能夠自行想像功能並實現 | Students can voluntarily imagine the functions and realize them | C3 | CDF |

教學目標之教學方法與評量方法

| 序號 | 教學目標 | 教學方法 | 評量方法 |
|----|----------------------|---------------|-------|
| 1 | 學生能夠熟用DE0開發板所有功能 | 講述、實作、問題解決 | 實作 |
| 2 | 學生了解Quartus II軟體操作方式 | 講述、實作 | 實作、報告 |
| 3 | 學生能夠利用模擬工具發現設計上的錯誤 | 講述、模擬、實作、問題解決 | 實作、報告 |
| 4 | 學生能夠自行想像功能並實現 | 講述、討論、模擬、實作 | 實作、報告 |
| | | | |

本課程之設計與教學已融入本校校級基本素養

| 淡江大學校級基本素養 | 內涵說明 |
|------------|--|
| ◇ 全球視野 | 培養認識國際社會變遷的能力，以更寬廣的視野了解全球化的發展。 |
| ◆ 資訊運用 | 熟悉資訊科技的發展與使用，並能收集、分析和妥適運用資訊。 |
| ◆ 洞悉未來 | 瞭解自我發展、社會脈動和科技發展，以期具備建構未來願景的能力。 |
| ◇ 品德倫理 | 了解為人處事之道，實踐同理心和關懷萬物，反省道德原則的建構並解決道德爭議的難題。 |
| ◆ 獨立思考 | 鼓勵主動觀察和發掘問題，並培養邏輯推理與批判的思考能力。 |
| ◇ 樂活健康 | 注重身心靈和環境的和諧，建立正向健康的生活型態。 |
| ◇ 團隊合作 | 體察人我差異和增進溝通方法，培養資源整合與互相合作共同學習解決問題的能力。 |
| ◇ 美學涵養 | 培養對美的事物之易感性，提升美學鑑賞、表達及創作能力。 |

授課進度表

| 週次 | 日期起訖 | 內容 (Subject/Topics) | 備註 |
|----|-------------------------|--------------------------------------|----|
| 1 | 107/02/26~ 107/03/04 | FPGA介紹與DEO板子功能介紹 | |
| 2 | 107/03/05~ 107/03/11 | 數字系統簡介與基本邏輯閘介紹 | |
| 3 | 107/03/12~ 107/03/18 | Quartus II軟體介紹與操作 | |
| 4 | 107/03/19~ 107/03/25 | LED燈電路介紹與基本Verilog數字語法介紹 | |
| 5 | 107/03/26~ 107/04/01 | 電路模擬波形設計 | |
| 6 | 107/04/02~ 107/04/08 | 指撥開關電路元件介紹與基本Verilog組合邏輯(assign)語法介紹 | |
| 7 | 107/04/09~ 107/04/15 | 七段顯示器元件介紹與基本Verilog多工器(case) 語法介紹 | |
| 8 | 107/04/16~ 107/04/22 | ALU電路介紹與設計 | |
| 9 | 107/04/23~ 107/04/29 | 解碼器原理介紹與基本Verilog解多工器原理介紹 | |
| 10 | 107/04/30~ 107/05/06 | 期中考試週 | |
| 11 | 107/05/07~ 107/05/13 | 按鈕開關元件介紹、邊緣觸發語法介紹(計數器設計) | |
| 12 | 107/05/14~ 107/05/20 | 序向電路介紹與clock介紹與除頻器設計 | |

| | | | |
|--------------|---|--------------------------|--|
| 13 | 107/05/21~ 107/05/27 | 序向電路介紹與PWM介紹 | |
| 14 | 107/05/28~ 107/06/03 | 序向電路介紹與狀態機介紹 | |
| 15 | 107/06/04~ 107/06/10 | SOPC建立與Nios II ID介面 | |
| 16 | 107/06/11~ 107/06/17 | SOPC的PIO元件介紹 | |
| 17 | 107/06/18~ 107/06/24 | SOPC的PIO元件介紹(PWM模組控制LED) | |
| 18 | 107/06/25~ 107/07/01 | 期末考試週 | |
| 修課應 注意事項 | 1. 上課不能飲食, 不划手機 2. 不缺課, 遵守規定, 不影響他人上課 3. 器材用畢歸位 | | |
| 教學設備 | 電腦、投影機、其它(DE0開發板) | | |
| 教材課本 | Verilog 硬體描述語言數位電路設計實務, 鄭信源編著, 儒林圖書 自製教材 | | |
| 參考書籍 | | | |
| 批改作業 篇數 | 篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫) | | |
| 學期成績 計算方式 | ◆出席率： 30.0 % ◆平時評量： % ◆期中評量： % ◆期末評量：40.0 % ◆其他〈〈作業、上課表現〉〉：30.0 % | | |
| 備 考 | 「教學計畫表管理系統」網址： http://info.ais.tku.edu.tw/csp 或由教務處 首頁〈網址： http://www.acad.tku.edu.tw/CS/main.php 〉業務連結「教師教學 計畫表上傳下載」進入。 ※不法影印是違法的行為。請使用正版教科書，勿不法影印他人著作，以免觸法。 | | |