

淡江大學 105 學年度第 1 學期課程教學計畫表

課程名稱	超大型積體電路概論	授課 教師	陳光原 CHEN KUANG-YUAN
	INTRODUCTION TO VLSI		
開課系級	電機進學班三A	開課 資料	選修 單學期 3學分
	TETXE3A		
系（所）教育目標			
<p>一、教育學生具備數學、科學及工程知識以解決電機之相關問題。</p> <p>二、教育學生能具備獨立完成所指定任務及團隊精神之電機工程師。</p> <p>三、教育學生具備洞悉電機產業趨勢變化，以因應現今多元化職場生涯之挑戰。</p>			
系（所）核心能力			
<p>A. 具有運用數學工具配合科學方法以解決電機工程問題之能力。</p> <p>B. 具有設計與執行電機實驗及分析與解釋數據之能力。</p> <p>C. 具有執行電機實務所需知識、技巧及使用現代工具之能力。</p> <p>D. 具有設計電機工程系統、元件或製程之能力。</p> <p>E. 具有電機領域專案管理、溝通技巧、領域整合及團隊合作之能力。</p> <p>F. 具有發掘、分析、應用研究成果及因應電機工程整合性問題之能力。</p> <p>G. 具有認識時事議題，瞭解工程技術對環境、社會及全球的影響及持續學習之認知。</p> <p>H. 具有理解及應用專業倫理，以及對社會責任及智慧財產權之正確認知。</p>			
課程簡介	本課程主要是介紹數位超大型積體電路設計的原理及方法，並將運用電腦輔助設計工具軟體來設計以及驗證晶片。		
	This course introduces the design principles and methodologies of VLSI. We will use CAD tools to design and verify the chip.		

本課程教學目標與目標層級、系(所)核心能力相關性

一、目標層級(選填):

- (一)「認知」(Cognitive 簡稱C)領域: C1 記憶、C2 瞭解、C3 應用、C4 分析、C5 評鑑、C6 創造
- (二)「技能」(Psychomotor 簡稱P)領域: P1 模仿、P2 機械反應、P3 獨立操作、P4 聯結操作、P5 自動化、P6 創作
- (三)「情意」(Affective 簡稱A)領域: A1 接受、A2 反應、A3 重視、A4 組織、A5 內化、A6 實踐

二、教學目標與「目標層級」、「系(所)核心能力」之相關性:

- (一)請先將課程教學目標分別對應前述之「認知」、「技能」與「情意」的各目標層級，惟單項教學目標僅能對應C、P、A其中一項。
- (二)若對應「目標層級」有1~6之多項時，僅填列最高層級即可(例如: 認知「目標層級」對應為C3、C5、C6項時，只需填列C6即可，技能與情意目標層級亦同)。
- (三)再依據所訂各項教學目標分別對應其「系(所)核心能力」。單項教學目標若對應「系(所)核心能力」有多項時，則可填列多項「系(所)核心能力」。(例如: 「系(所)核心能力」可對應A、AD、BEF時，則均填列。)

序號	教學目標(中文)	教學目標(英文)	相關性	
			目標層級	系(所)核心能力
1	1. 學生將能夠歸納課程中介紹到的VLSI 設計概念, 包含下列主題: 電晶體操作原理、VLSI 設計流程、與各種CAD Tools 的操作。	1. Students will be able to summarize concepts covered in the following topics: operation principles of MDS transistors, design flows and using CAD tools.	C2	AC
2	2. 學生能夠對於較深入的議題細述理由。議題例如: 比較電路差異, 建立測試模型驗證電路	2. Students will be able to interpret in-depth issues such as: comparison of the circuits, establish models to verify the circuits.	C4	ACDG
3	3. 學生將能夠擁有設計簡易數位電路晶片的能力	3 Students will be able to design a simple digital IC by themselves.	C6	ACDGH

教學目標之教學方法與評量方法

序號	教學目標	教學方法	評量方法
1	1. 學生將能夠歸納課程中介紹到的VLSI 設計概念, 包含下列主題: 電晶體操作原理、VLSI 設計流程、與各種CAD Tools 的操作。	講述、模擬	報告、上課表現
2	2. 學生能夠對於較深入的議題細述理由。議題例如: 比較電路差異, 建立測試模型驗證電路	講述、討論、模擬	報告
3	3. 學生將能夠擁有設計簡易數位電路晶片的能力	講述、模擬、實作、問題解決	實作

本課程之設計與教學已融入本校校級基本素養

淡江大學校級基本素養	內涵說明
◇ 全球視野	培養認識國際社會變遷的能力，以更寬廣的視野了解全球化的發展。
◆ 資訊運用	熟悉資訊科技的發展與使用，並能收集、分析和妥適運用資訊。
◇ 洞悉未來	瞭解自我發展、社會脈動和科技發展，以期具備建構未來願景的能力。
◇ 品德倫理	了解為人處事之道，實踐同理心和關懷萬物，反省道德原則的建構並解決道德爭議的難題。
◆ 獨立思考	鼓勵主動觀察和發掘問題，並培養邏輯推理與批判的思考能力。
◇ 樂活健康	注重身心靈和環境的和諧，建立正向健康的生活型態。
◆ 團隊合作	體察人我差異和增進溝通方法，培養資源整合與互相合作共同學習解決問題的能力。
◇ 美學涵養	培養對美的事物之易感性，提升美學鑑賞、表達及創作能力。

授課進度表

週次	日期起訖	內容 (Subject/Topics)	備註
1	105/09/12~ 105/09/18	Introduction	
2	105/09/19~ 105/09/25	CMOS Technology	
3	105/09/26~ 105/10/02	Logic Gate(I)	
4	105/10/03~ 105/10/09	Logic Gate(II)	
5	105/10/10~ 105/10/16	Sequential Machine(I)	
6	105/10/17~ 105/10/23	Sequential Machine(II)	
7	105/10/24~ 105/10/30	Subsystem Design	
8	105/10/31~ 105/11/06	Architecture Design(I)	
9	105/11/07~ 105/11/13	Architecture Design(II)	
10	105/11/14~ 105/11/20	期中考試週	
11	105/11/21~ 105/11/27	Introduction to logic Design with Verilog	
12	105/11/28~ 105/12/04	Logic Design with Behavioral Models(I)	

13	105/12/05~ 105/12/11	Logic Design with Behavioral Models(II)	
14	105/12/12~ 105/12/18	Synthesis of Combinational and Sequential Logic(I)	
15	105/12/19~ 105/12/25	Synthesis of Combinational and Sequential Logic(II)	
16	105/12/26~ 106/01/01	Chip Design(I)	
17	106/01/02~ 106/01/08	Chip Design(II)	
18	106/01/09~ 106/01/15	期末考試週	
修課應 注意事項	學生必須先修習過電子學, 電路學, 邏輯設計等相關學分		
教學設備	電腦、投影機		
教材課本	Modern VLSI Design: System-on-Chip Design 3rd Edition, Wayne Wolf, 開發,2002 Verilog HDL (2nd Edition), Samir Palnitkar, Prentice Hall,2003		
參考書籍	數位積體電路設計—從IC Design的實務面介紹Verilog硬體描述語言,夏大維,滄海書局,2016		
批改作業 篇數	2 篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫)		
學期成績 計算方式	◆出席率： 10.0 %   ◆平時評量：20.0 %   ◆期中評量：30.0 % ◆期末評量：40.0 % ◆其他〈 〉：        %		
備 考	「教學計畫表管理系統」網址： <a href="http://info.ais.tku.edu.tw/csp">http://info.ais.tku.edu.tw/csp</a> 或由教務處 首頁〈網址： <a href="http://www.acad.tku.edu.tw/CS/main.php">http://www.acad.tku.edu.tw/CS/main.php</a> 〉業務連結「教師教學 計畫表上傳下載」進入。 <b>※不法影印是違法的行為。請使用正版教科書，勿不法影印他人著作，以免觸法。</b>		