

淡江大學 104 學年度第 2 學期課程教學計畫表

課程名稱	數位系統設計	授課 教師	施鴻源 SHIH, HORNG-YUAN
	DIGITAL SYSTEM DESIGN		
開課系級	電機系電資一A	開課 資料	必修 單學期 2學分
	TETDB1A		
系（所）教育目標			
一、教育學生具備數學、科學及工程知識以解決電機之相關問題。 二、教育學生能具備獨立完成所指定任務及團隊精神之電機工程師。 三、教育學生具備洞悉電機產業趨勢變化，以因應現今多元化職場生涯之挑戰。			
系（所）核心能力			
A. 具有運用數學工具配合科學方法以解決電機工程問題之能力。 B. 具有設計與執行電機實驗及分析與解釋數據之能力。 C. 具有執行電機實務所需知識、技巧及使用現代工具之能力。 D. 具有設計電機工程系統、元件或製程之能力。 E. 具有電機領域專案管理、溝通技巧、領域整合及團隊合作之能力。 F. 具有發掘、分析、應用研究成果及因應電機工程整合性問題之能力。 G. 具有認識時事議題，瞭解工程技術對環境、社會及全球的影響及持續學習之認知。 H. 具有理解及應用專業倫理，以及對社會責任及智慧財產權之正確認知。			
課程簡介	讓學生熟悉數位系統之設計與應用，進而瞭解Verilog HDL設計方法與流程		
	This course will teach the students to be familiar with the design of digital system. It will further teach the students to understand the design methods and procedures of the Verilog HDL.		

本課程教學目標與目標層級、系(所)核心能力相關性

一、目標層級(選填)：

- (一)「認知」(Cognitive 簡稱C)領域：C1 記憶、C2 瞭解、C3 應用、C4 分析、C5 評鑑、C6 創造
- (二)「技能」(Psychomotor 簡稱P)領域：P1 模仿、P2 機械反應、P3 獨立操作、P4 聯結操作、P5 自動化、P6 創作
- (三)「情意」(Affective 簡稱A)領域：A1 接受、A2 反應、A3 重視、A4 組織、A5 內化、A6 實踐

二、教學目標與「目標層級」、「系(所)核心能力」之相關性：

- (一)請先將課程教學目標分別對應前述之「認知」、「技能」與「情意」的各目標層級，惟單項教學目標僅能對應C、P、A其中一項。
- (二)若對應「目標層級」有1~6之多項時，僅填列最高層級即可(例如：認知「目標層級」對應為C3、C5、C6項時，只需填列C6即可，技能與情意目標層級亦同)。
- (三)再依據所訂各項教學目標分別對應其「系(所)核心能力」。單項教學目標若對應「系(所)核心能力」有多項時，則可填列多項「系(所)核心能力」。(例如：「系(所)核心能力」可對應A、AD、BEF時，則均填列。)

序號	教學目標(中文)	教學目標(英文)	相關性	
			目標層級	系(所)核心能力
1	學生能夠瞭解數位系統的技術與應用	The students can understand the techniques and applications of digital circuits.	C2	C
2	學生能夠瞭解循序電路的設計與應用	The students can understand the design and applications of the sequential circuits.	C3	AC
3	學生能夠瞭解Verilog HD的語法。	The students can understand the syntax of Verilog HDL.	C2	C
4	學生能夠聯結「組合電路」與「循序電路」之技術，而設計與「有限狀態機(Finite State Machine)」。	The students can associate the techniques of combinational circuits and sequential circuits to design and the finite state machines.	C3	BC

教學目標之教學方法與評量方法

序號	教學目標	教學方法	評量方法
1	學生能夠瞭解數位系統的技術與應用	講述	紙筆測驗
2	學生能夠瞭解循序電路的設計與應用	講述	紙筆測驗
3	學生能夠瞭解Verilog HD的語法。	講述	紙筆測驗
4	學生能夠聯結「組合電路」與「循序電路」之技術，而設計與「有限狀態機(Finite State Machine)」。	講述	紙筆測驗

本課程之設計與教學已融入本校校級基本素養			
淡江大學校級基本素養		內涵說明	
◇	全球視野	培養認識國際社會變遷的能力，以更寬廣的視野了解全球化的發展。	
◆	資訊運用	熟悉資訊科技的發展與使用，並能收集、分析和妥適運用資訊。	
◇	洞悉未來	瞭解自我發展、社會脈動和科技發展，以期具備建構未來願景的能力。	
◇	品德倫理	了解為人處事之道，實踐同理心和關懷萬物，反省道德原則的建構並解決道德爭議的難題。	
◆	獨立思考	鼓勵主動觀察和發掘問題，並培養邏輯推理與批判的思考能力。	
◇	樂活健康	注重身心靈和環境的和諧，建立正向健康的生活型態。	
◆	團隊合作	體察人我差異和增進溝通方法，培養資源整合與互相合作共同學習解決問題的能力。	
◇	美學涵養	培養對美的事物之易感性，提升美學鑑賞、表達及創作能力。	
授 課 進 度 表			
週次	日期起訖	內 容 (Subject/Topics)	備 註
1	105/02/15~ 105/02/21	數位系統概論	
2	105/02/22~ 105/02/28	栓鎖器與正反器設計Review (1)	
3	105/02/29~ 105/03/06	栓鎖器與正反器設計Review (2)	
4	105/03/07~ 105/03/13	暫存器與計數器設計Review (1)	
5	105/03/14~ 105/03/20	暫存器與計數器設計Review (2)	
6	105/03/21~ 105/03/27	Verilog HDL簡介	
7	105/03/28~ 105/04/03	Verilog HDL架構與語法 (1)	
8	105/04/04~ 105/04/10	Verilog HDL架構與語法 (2)	
9	105/04/11~ 105/04/17	狀態圖與狀態表之推導	
10	105/04/18~ 105/04/24	期中考試週	
11	105/04/25~ 105/05/01	狀態設定與狀態表之簡化 (1)	
12	105/05/02~ 105/05/08	狀態設定與狀態表之簡化 (2)	

13	105/05/09~ 105/05/15	循序電路(Sequential Circuits)設計 (1)	
14	105/05/16~ 105/05/22	循序電路(Sequential Circuits)設計 (2)	
15	105/05/23~ 105/05/29	有限狀態機(Finite State Machine)設計 (1)	
16	105/05/30~ 105/06/05	有限狀態機(Finite State Machine)設計 (2)	
17	105/06/06~ 105/06/12	Verilog HDL架構與語法-有限狀態機	
18	105/06/13~ 105/06/19	期末考試週	
修課應 注意事項			
教學設備		電腦、投影機	
教材課本		Charles H.Roth, Jr, Larry L. Kinney, ' Fundamentals of Logic Design', CENGAGE Learning	
參考書籍		Alan B. Marcovitz, ' Introduction to Logic Design', Mc Graw Hill	
批改作業 篇數		2 篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫)	
學期成績 計算方式		◆出席率： 20.0 % ◆平時評量：20.0 % ◆期中評量：30.0 % ◆期末評量：30.0 % ◆其他〈 〉： %	
備 考		「教學計畫表管理系統」網址： http://info.ais.tku.edu.tw/csp 或由教務處 首頁〈網址： http://www.acad.tku.edu.tw/CS/main.php 〉業務連結「教師教學 計畫表上傳下載」進入。 ※不法影印是違法的行為。請使用正版教科書，勿不法影印他人著作，以免觸法。	