

淡江大學 100 學年度第 2 學期課程教學計畫表

課程名稱	FPGA 開發平台概論	授課 教師	李世安 SHIH-AN, LI
	FPGA DEVELOPMENT PLATFORM INTRODUCTION		
開課系級	電機系電機一-A	開課 資料	必修 單學期 3學分
	TETCB1A		
系 (所) 教育目標			
<p>一、教育學生具備數學、科學及工程知識以解決電機之相關問題。</p> <p>二、教育學生能獨立完成所指定任務及具備團隊精神之電機工程師。</p> <p>三、教育學生具備全球化競爭技能以因應現今多元化職場生涯之挑戰。</p>			
系 (所) 核心能力			
<p>A. 具有運用數學工具配合科學方法以解決電機工程問題之能力。</p> <p>B. 具有設計與執行電機實驗及分析與解釋數據之能力。</p> <p>C. 具有執行電機實務所需知識、技巧及使用工具之能力。</p> <p>D. 具有電機系統設計觀念及報告撰寫之能力。</p> <p>E. 具有計畫管理、溝通技巧及團隊合作之能力。</p> <p>F. 具有發掘、分析及處理電機工程問題之能力。</p> <p>G. 具有認識國際時事議題及持續學習之認知。</p> <p>H. 具有工程師對社會責任之正確認知。</p> <p>I. 具有智慧財產權及職場倫理之正確認知。</p>			
課程簡介	<p>這門課程是講授FPGA晶片的數位電路設計與電路合成工具操作。首先對FPGA晶片做簡介，再說明如何使用Quartus II軟體來設計與合成電路。接下來會講解Verilog硬體描述語言的程式語法。利用講述、實際操作，以及思考帶領的方式，加強學生的邏輯分析與創造力。</p>		
	<p>This course will introduce the digital circuit design for FPGA chip and the operating method of synthesis tool. At first, it introduces the FPGA chip and explain that how to operate the Quartus II software. And next, we will introduce the syntax of Verilog HDL. We will use explaining, discussing, actual operation, and thinking model on the leadership to strengthen students' logic analysis and creative ability.</p>		

本課程教學目標與目標層級、系(所)核心能力相關性

一、目標層級(選填)：

- (一)「認知」(Cognitive 簡稱C)領域：C1 記憶、C2 瞭解、C3 應用、C4 分析、C5 評鑑、C6 創造
- (二)「技能」(Psychomotor 簡稱P)領域：P1 模仿、P2 機械反應、P3 獨立操作、P4 聯結操作、P5 自動化、P6 創作
- (三)「情意」(Affective 簡稱A)領域：A1 接受、A2 反應、A3 重視、A4 組織、A5 內化、A6 實踐

二、教學目標與「目標層級」、「系(所)核心能力」之相關性：

- (一)請先將課程教學目標分別對應前述之「認知」、「技能」與「情意」的各目標層級，惟單項教學目標僅能對應C、P、A其中一項。
- (二)若對應「目標層級」有1~6之多項時，僅填列最高層級即可(例如：認知「目標層級」對應為C3、C5、C6項時，只需填列C6即可，技能與情意目標層級亦同)。
- (三)再依據所訂各項教學目標分別對應其「系(所)核心能力」。單項教學目標若對應「系(所)核心能力」有多項時，則可填列多項「系(所)核心能力」。(例如：「系(所)核心能力」可對應A、AD、BEF時，則均填列。)

序號	教學目標(中文)	教學目標(英文)	相關性	
			目標層級	系(所)核心能力
1	1學生能夠熟用DE0開發板所有功能	1 Students may use various functions of DE0.	C3	ABCDF
2	2學生了解Quartus II軟體操作方式	2 Students can operate the Quartus II synthesis tool.	P3	ACF
3	3學生能夠利用模擬工具發現設計上的錯誤。	3 Students can use the simulation and testing tool to discover the errors of design by themselves.	C4	ABCD
4	4 學生能夠自行想像功能並實現。	4. Students can voluntarily imagine the functions and realize them.	C3	ABCDEFHI

教學目標之教學方法與評量方法

序號	教學目標	教學方法	評量方法
1	1學生能夠熟用DE0開發板所有功能	講述、實作、問題解決	實作
2	2學生了解Quartus II軟體操作方式	講述、實作	實作、報告
3	3學生能夠利用模擬工具發現設計上的錯誤。	講述、模擬、實作、問題解決	紙筆測驗、實作、報告
4	4 學生能夠自行想像功能並實現。	講述、討論、模擬、實作	紙筆測驗、實作、報告

本課程之設計與教學已融入本校校級基本素養與核心能力

淡江大學校級基本素養與核心能力	內涵說明
◆ 表達能力與人際溝通	有效運用中、外文進行表達，能發揮合作精神，與他人共同和諧生活、工作及相處。
◆ 科技應用與資訊處理	正確、安全、有效運用資訊科技，並能蒐集、分析、統整與運用資訊。
◇ 洞察未來與永續發展	能前瞻社會、科技、經濟、環境、政治等發展的未來，發展與實踐永續經營環境的規劃或行動。
◇ 學習文化與理解國際	具備因應多元化生活的文化素養，面對國際問題和機會，能有效適應和回應的全球意識與素養。
◆ 自我了解與主動學習	充分了解自我，管理自我的學習，積極發展自我多元的興趣和能力，培養終身學習的價值觀。
◆ 主動探索與問題解決	主動觀察和發掘、分析問題、蒐集資料，能運用所學不畏挫折，以有效解決問題。
◇ 團隊合作與公民實踐	具備同情心、正義感，積極關懷社會，參與民主運作，能規劃與組織活動，履行公民責任。
◇ 專業發展與職涯規劃	掌握職場變遷所需之專業基礎知能，管理個人職涯的職業倫理、心智、體能和性向。

授課進度表

週次	日期起訖	內容 (Subject/Topics)	備註
1	101/02/13~ 101/02/19	FPGA介紹與DEO板子功能介紹。	
2	101/02/20~ 101/02/26	數字系統簡介與基本邏輯閘介紹。	
3	101/02/27~ 101/03/04	Quartus II軟體介紹與操作。	
4	101/03/05~ 101/03/11	LED燈電路介紹與基本Verilog數字語法介紹。	
5	101/03/12~ 101/03/18	電路模擬波形設計。	
6	101/03/19~ 101/03/25	指撥開關電路元件介紹與基本Verilog組合邏輯(assign)語法介紹	
7	101/03/26~ 101/04/01	七段顯示器元件介紹與基本Verilog多工器(case) 語法介紹	
8	101/04/02~ 101/04/08	ALU電路介紹與設計	
9	101/04/09~ 101/04/15	解碼器原理介紹與基本Verilog解多工器原理介紹	
10	101/04/16~ 101/04/22	期中考試週	
11	101/04/23~ 101/04/29	按鈕開關元件介紹、邊緣觸發語法介紹(計數器設計)	
12	101/04/30~ 101/05/06	序向電路介紹與clock介紹與除頻器設計	

13	101/05/07~ 101/05/13	序向電路介紹與PWM介紹	
14	101/05/14~ 101/05/20	序向電路介紹與狀態機介紹	
15	101/05/21~ 101/05/27	SOPC建立與Nios II ID介面	
16	101/05/28~ 101/06/03	SOPC的PIO元件介紹(PWM模組控制LED)	
17	101/06/04~ 101/06/10	SOPC的UART元件介紹(訊息傳輸控制)	
18	101/06/11~ 101/06/17	期末考試週	
修課應 注意事項	1.上課不能飲食 2.上課要準時		
教學設備	電腦、投影機、其它(DE0開發板)		
教材課本	1.自製教材 2. Verilog 硬體描述語言數位電路設計實務, 鄭信源編著, 儒林圖書		
參考書籍	1.系統晶片設計-使用Nios II, 廖裕評、陸瑞強編著, 全華出版社 2. Digital Design, 4th edition, by M. Morris Mano & Michael D. Ciletti(滄海)		
批改作業 篇數	篇 (本欄位僅適用於所授課程需批改作業之課程教師填寫)		
學期成績 計算方式	◆出席率： 20.0 % ◆平時評量： % ◆期中評量：25.0 % ◆期末評量：25.0 % ◆其他〈作業報告〉：30.0 %		
備 考	「教學計畫表管理系統」網址： http://info.ais.tku.edu.tw/csp 或由教務處 首頁〈網址： http://www.acad.tku.edu.tw/index.asp/ 〉教務資訊「教學計畫 表管理系統」進入。 ※不法影印是違法的行為。請使用正版教科書，勿不法影印他人著作，以免觸法。		